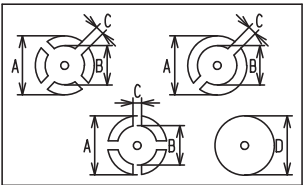


1 ランド仕様											注意 下表の数値表記にて、小数点以下2桁目までが有効数値です。3桁目は差別化のための数値です。	
	MARK	穴径	ランド径	SR径	内層(A) クリアランス	内層(B) 接続 ランド	内層(C) 接続 ライン	内層(D) クリアランス	内層信号 接続 ランド	用途	部品リード径 d	
①	○	φ0.7	φ1.3	φ—	φ1.9	φ1.3	φ0.4	φ1.9	φ1.3			
②	①	φ0.8	φ1.3	φ1.5	φ2.0	φ1.4	φ0.4	φ2.0	φ1.3			
③	⊖	φ0.9	φ1.4	φ1.6	φ2.0	φ1.4	φ0.4	φ2.0	φ1.4			
④	⊘	φ1.0	φ1.6	φ1.8	φ2.2	φ1.6	φ0.4	φ2.2	φ1.6			
⑤	⊙	φ1.1	φ1.6	φ1.8	φ2.2	φ1.6	φ0.4	φ2.2	φ1.6			
⑥	⊕	φ1.2	φ2.0	φ2.2	φ2.4	φ1.8	φ0.5	φ2.4	φ2.0			
⑦	⊗	φ1.3	φ2.0	φ2.2	φ2.4	φ1.8	φ0.5	φ2.4	φ2.0			
注) 穴径がφ2.0を超える場合は、その穴でのサーマル接続は行わずに周囲にVIAを設けて接続する事。												

2 取り付け穴径・長穴径仕様			
MARK	穴径	NTH	個数
①	φ2.7	NTH	3
②			
③			
④			
⑤			

3 パターン幅仕様 (mm)			
① 0.3	② 0.5	③ 1.0	④ 2.0
⑤ 3.0	⑥	⑦	⑧
⑨	⑩	⑪	⑫
⑬	⑭	⑮	⑯
特殊インピーダンス (Ω)			
差分ストリップ (Ω)			



4 DRC仕様 (mm)		
ライン-ライン	ライン-ランド	ランド-ランド
① 0.3	② 0.3	③ 0.3

5 レジスト仕様 (mm)		
LAND+	HOLE+	PWB+
① 0.2	② 1.0	③ 0.5

6 内層仕様 (mm)		
PWB+	HOLE+	SEPARATE
① 1.0	② 2.0	③ 0.5

設計仕様書	UNIV02	(日本ユニバス)
層構成	L4-P1-S1-R2	

(基板認識マーク)

表示位置はX、Y共に原点からの整数値(最小単位は0.5ミリ)とする

●・・・部品面用
●・・・半田面用

部品実装高さ制限

部品面 — mm

部品実装高さ制限

半田面 — mm

板厚 t = 1.6

図番 ArduinoDIO v2_K1

U NO. 460141

年月日 2016年11月10日

本図は部品面透視図

部品 パターン シルク

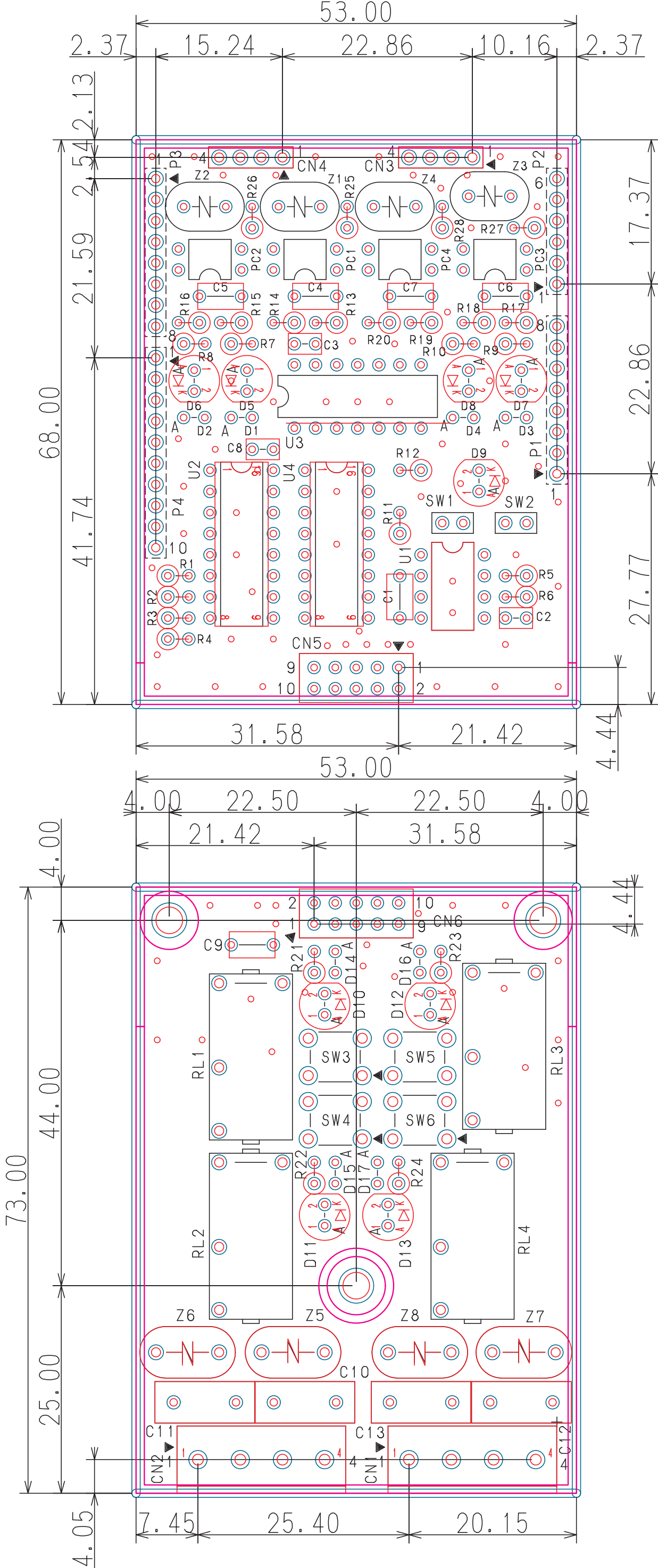
半田 VCC (付法・穴) リフロー

内層 GND リフロー

面 レジスト禁止領域

()

ドリル形状	工具番号	穴径	導通	穴種別	穴数
○	1	0.7000	有	貫通	82
①	2	0.8000	有	貫通	206
⊖	3	0.9000	有	貫通	12
⊘	4	1.0000	有	貫通	32
⊙	5	1.1000	有	貫通	32
⊕	6	1.2000	有	貫通	16
⊗	7	1.3000	有	貫通	8
◎	50	3.2000	無	貫通	3



1 ランド仕様											
注意 下表の数値表記にて、小数点以下2桁目までが有効数値です。 3桁目は差別化の為の数値です。											
	MARK	穴径	ランド径	SR径	内径(A) ガラス	内径(B) 接続 ランド	内径(C) ライン	内径(D) ガラス	内径信号 接続 ランド	用途	部品リード径 d
①	○	φ0.7	φ1.3	φ—	φ1.9	φ1.3	φ0.4	φ1.9	φ1.3		
②	①	φ0.8	φ1.3	φ1.5	φ2.0	φ1.4	φ0.4	φ2.0	φ1.3		
③	⊖	φ0.9	φ1.4	φ1.6	φ2.0	φ1.4	φ0.4	φ2.0	φ1.4		
④	⊘	φ1.0	φ1.6	φ1.8	φ2.2	φ1.6	φ0.4	φ2.2	φ1.6		
⑤	⊙	φ1.1	φ1.6	φ1.8	φ2.2	φ1.6	φ0.4	φ2.2	φ1.6		
⑥	⊕	φ1.2	φ2.0	φ2.2	φ2.4	φ1.8	φ0.5	φ2.4	φ2.0		
⑦	⊗	φ1.3	φ2.0	φ2.2	φ2.4	φ1.8	φ0.5	φ2.4	φ2.0		

注) 穴径がφ2.0を越える場合は、その穴でのサーマル接続は行わずに周囲にVIAを設けて接続する事。

MARK	穴 径	NTH ¹ / _{TH}	個数
① ◎	Φ2.7	NTH	3
②			
③			
④			
⑤			

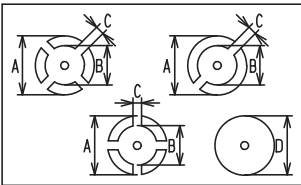
3 パターン幅仕様 (mm)			
① 0.3	② 0.5	③ 1.0	④ 2.0
⑤ 3.0	⑥	⑦	⑧
⑨	⑩	⑪	⑫
⑬	⑭	⑮	⑯
特殊 パ タ ー ン	イ>ピーダンス (Ω)		
	差動ストリップ (Ω)		

4 DRC仕様 (mm)		
ラインーライン	ラインーランド	ランドーランド
① 0.3	② 0.3	③ 0.3


5 レジスト仕様 (mm)		
LAND+	HOLE+	PWB+
① 0.2	② 1.0	③ 0.5

6 内層仕様 (mm)		
PWB+	HOLE+	SEPARATE
① 1.0	② 2.0	③ 0.5


設計仕様書	UNIV02	(日本ユニバース)
層 構 成	L4-P1-S1-R2	



(基板認識マーク)



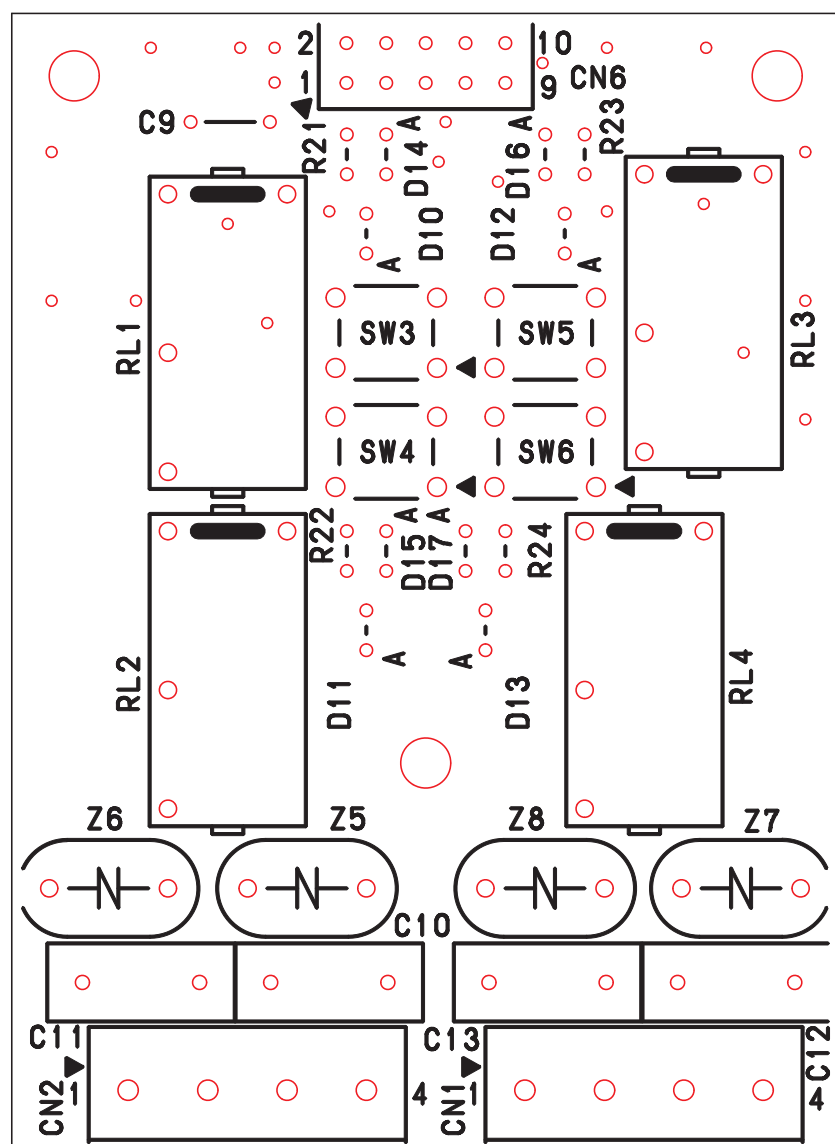
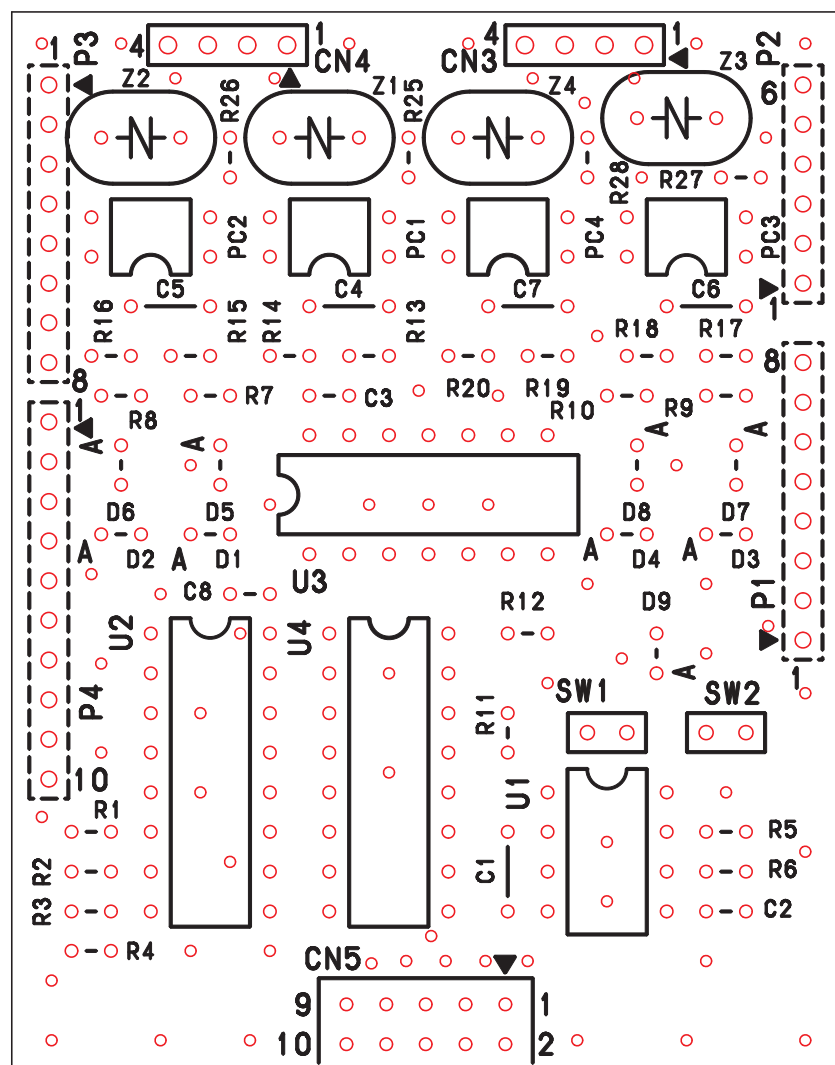
表示位置はX、Y共に原点からの
整数値 (最小単位は0.5ミリ) とする



⊗・・・部品面用
⊙・・・半田面用

部品実装高さ制限
部品面 ——— mm
部品実装高さ制限
半田面 ——— mm
板厚 $t = 1.6$

図 番	ArduinoDIO v2_K1
U NO.	460141
年月日	2016年11月10日
本図は部品面透視図	
部 品	パターン シルク
半 田	VCC (寸法・穴)
内 層	GND リフロー
面	レジスト(禁止領域)
()	



図番	ArduinoDIO v2_K1		
U NO.	460141		
年月日	2016年11月10日		
本図は部品面透視図			
(部品)	パターン	(シルク)	
半田	VCC	寸法・穴	
内層	GND	リフォ	
	面	レジスト	禁止領域
(L1)			

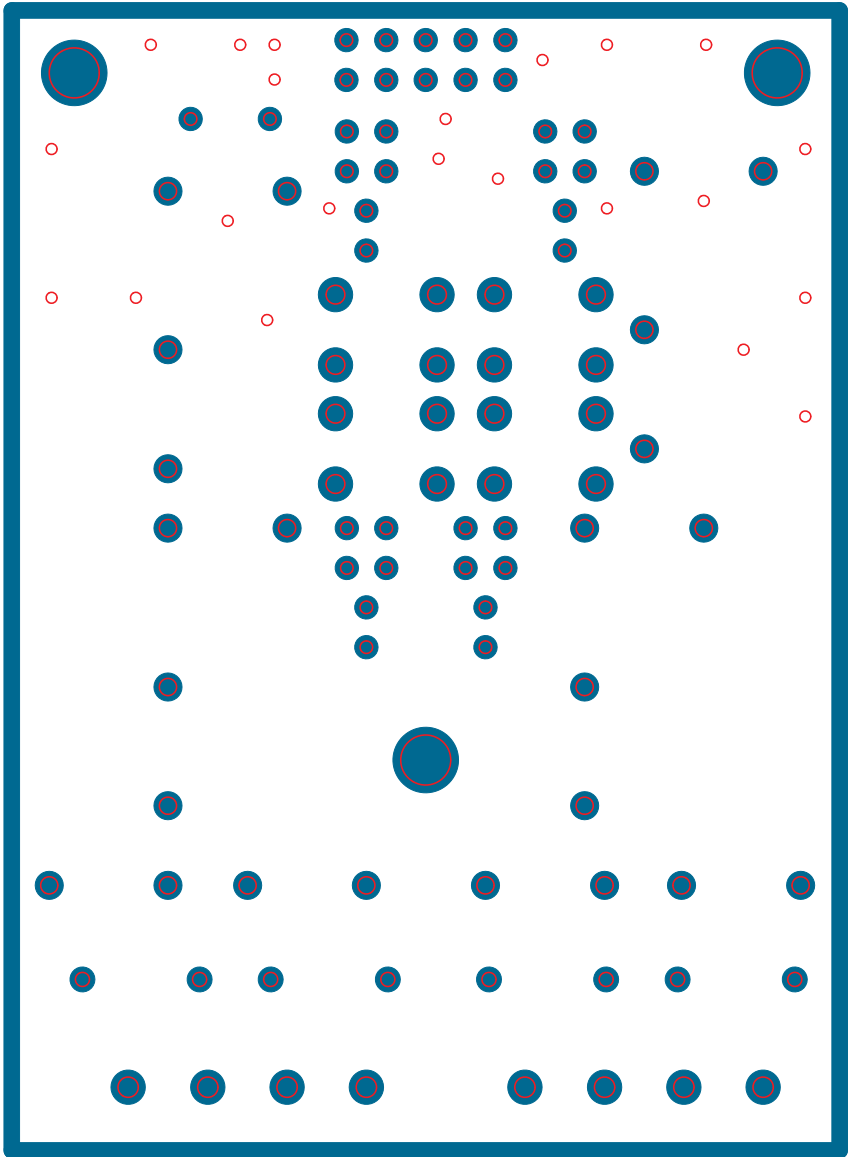
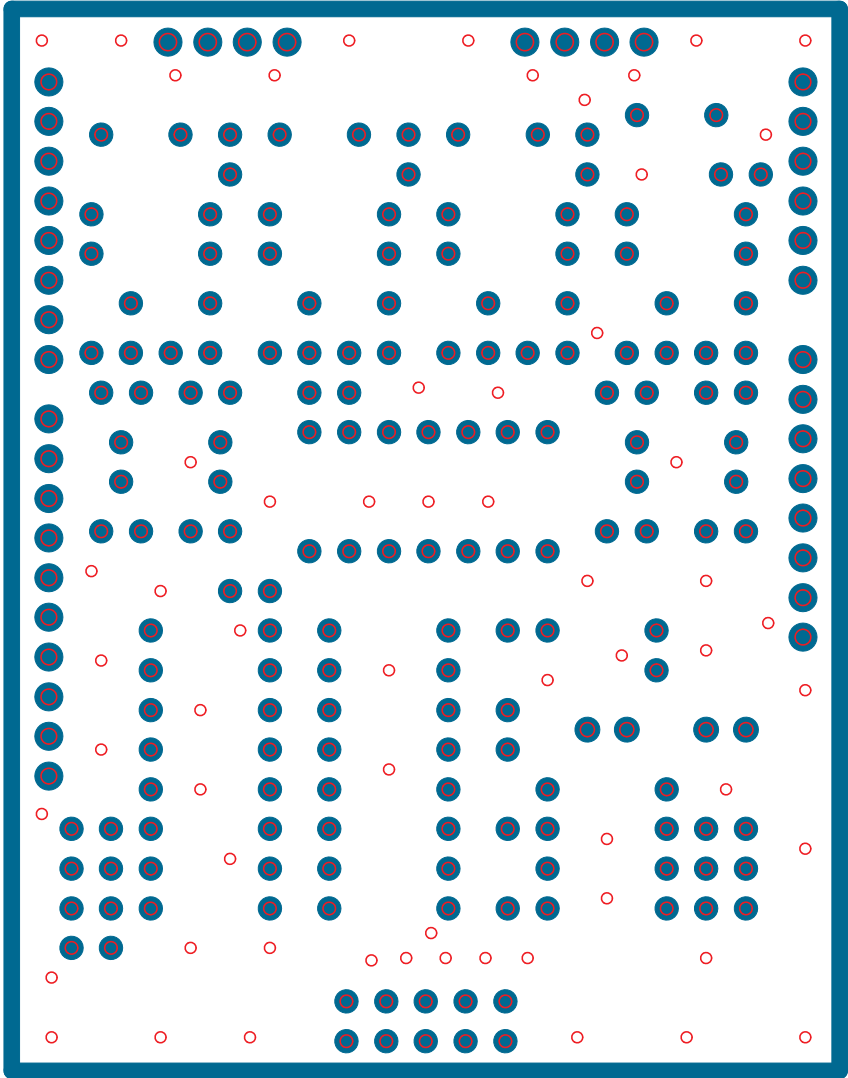


図 番	ArduinoDIO v2_K1		
U NO.	460141		
年月日	2016年11月10日		
本図は部品面透視図			
部 品	パターン	シルク	
半 田	VCC	寸法・穴	
内 層	GND	リフロー	
面	<u>レジスト禁止領域</u>		
(L 1)			

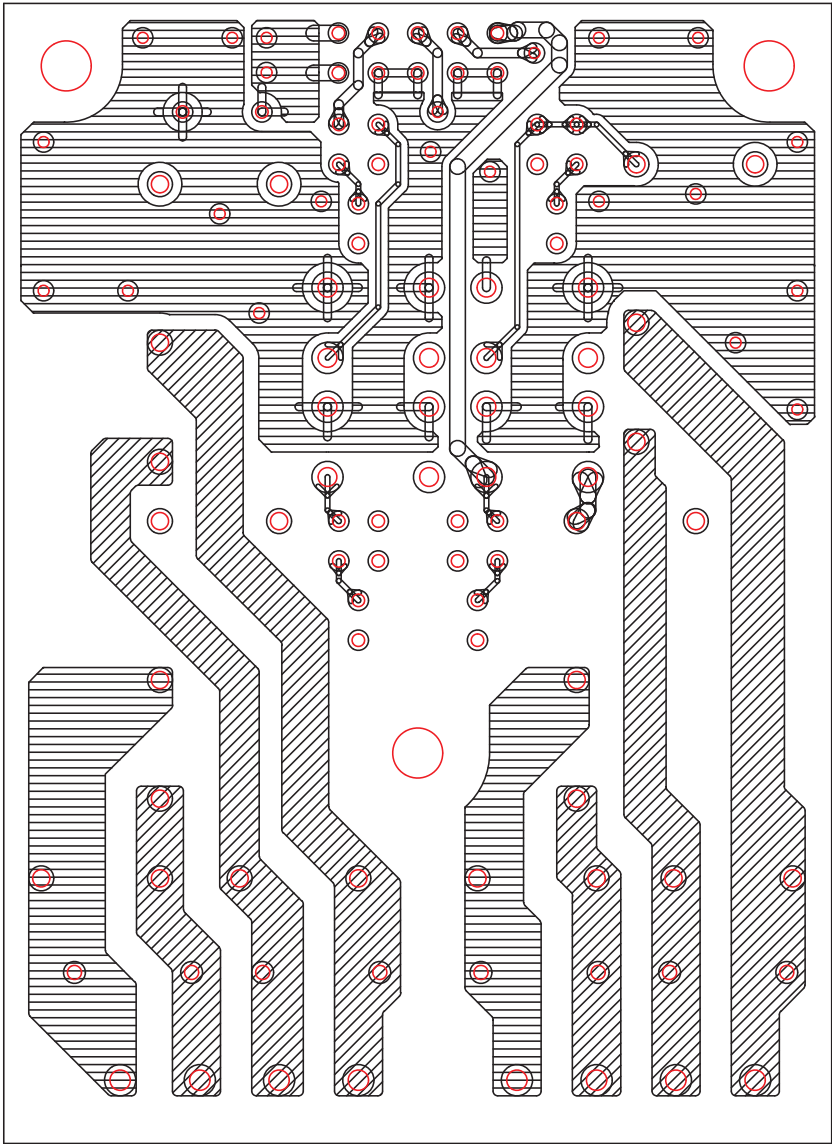
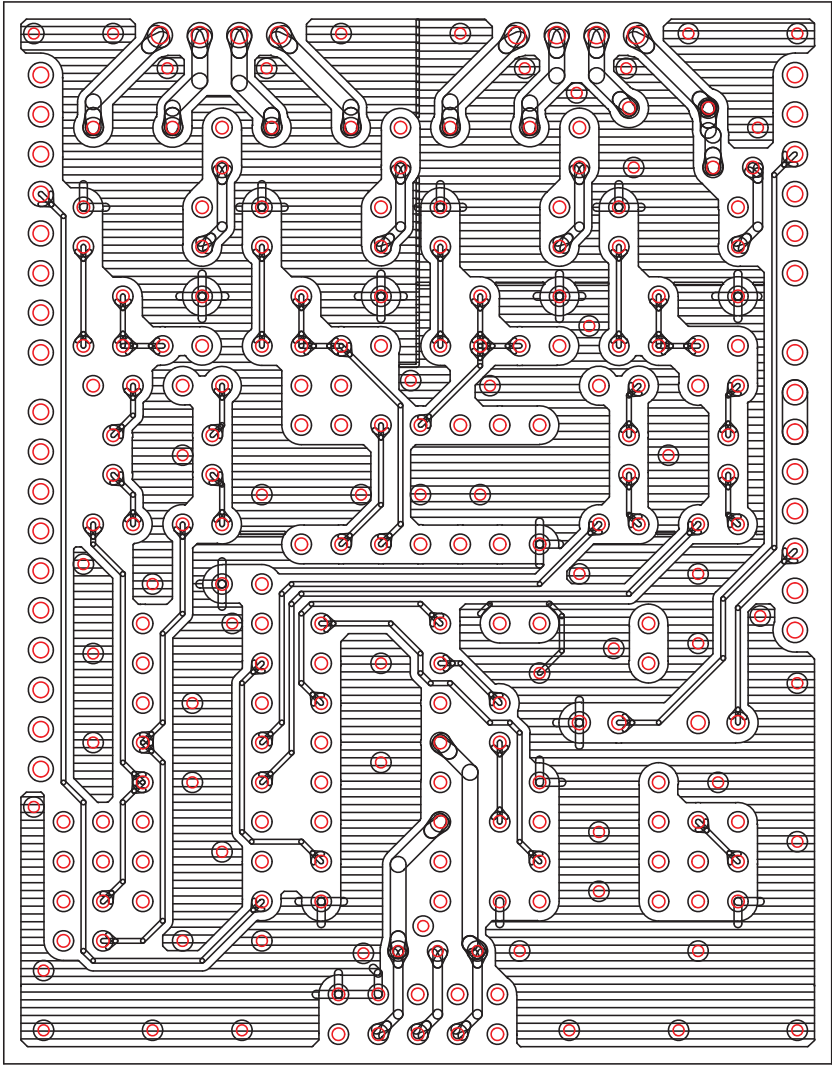


図 番	ArduinoDIO v2_K1		
U NO.	460141		
年月日	2016年11月10日		
本図は部品面透視図			
部 品	パターン	シルク	
半 田	VCC	寸法・穴	
内 層	GND	リフロー	
面	レジスト	禁止領域	
(L 1)			

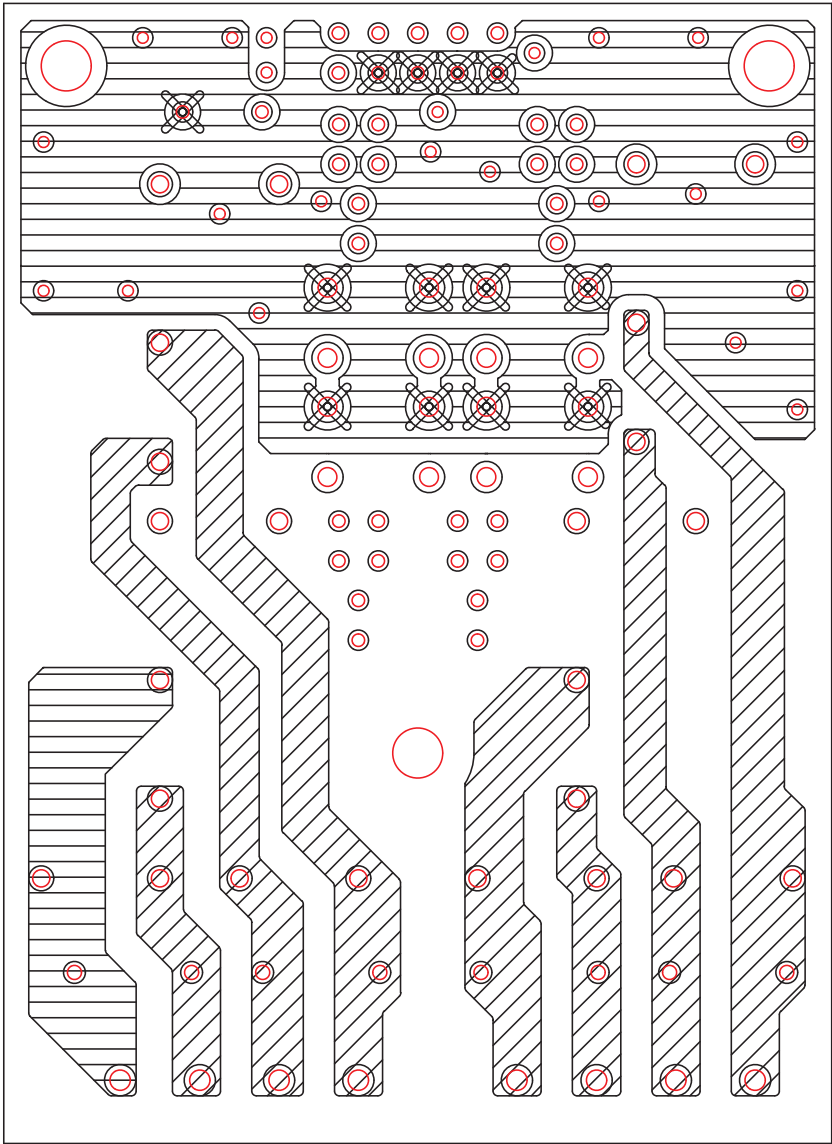
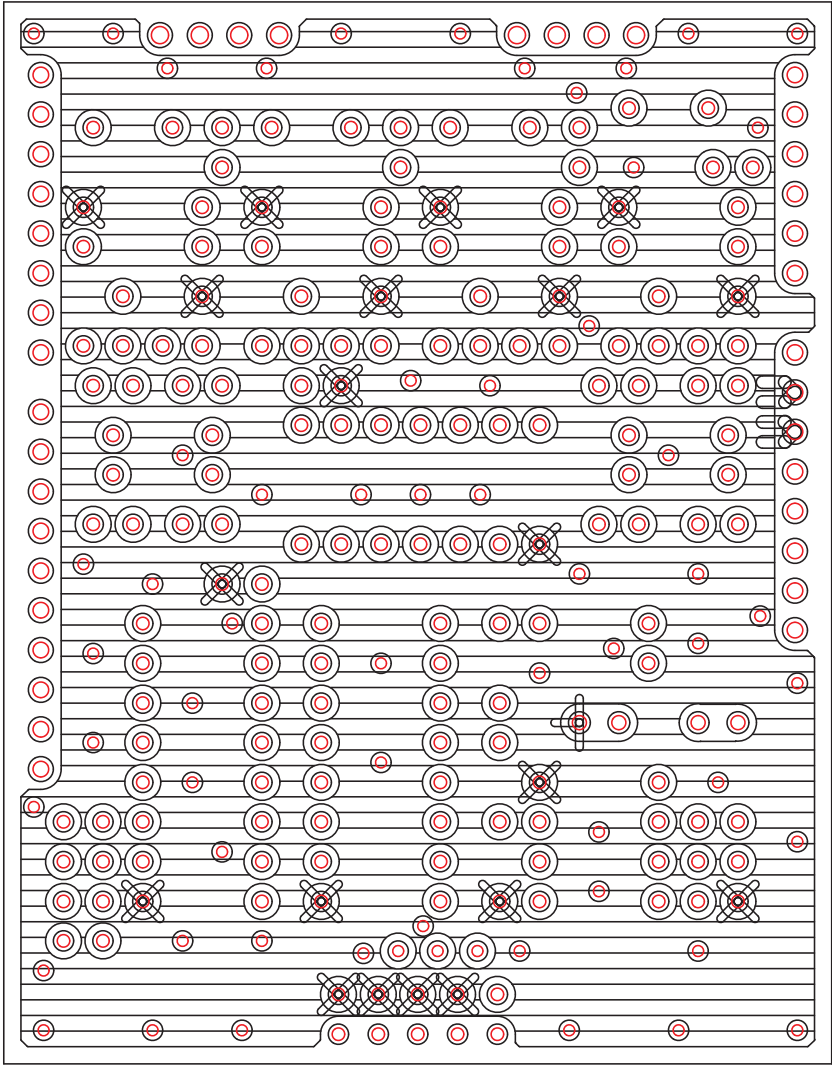


図 番	ArduinoDIO v2_K1		
U NO.	460141		
年月日	2016年11月10日		
本図は部品面透視図			
部 品	パターン	シルク	
半 田	VCC	寸法・穴	
<u>内 層</u>	GND	リフロー	
	面	レジスト	禁止領域
(L 2)			

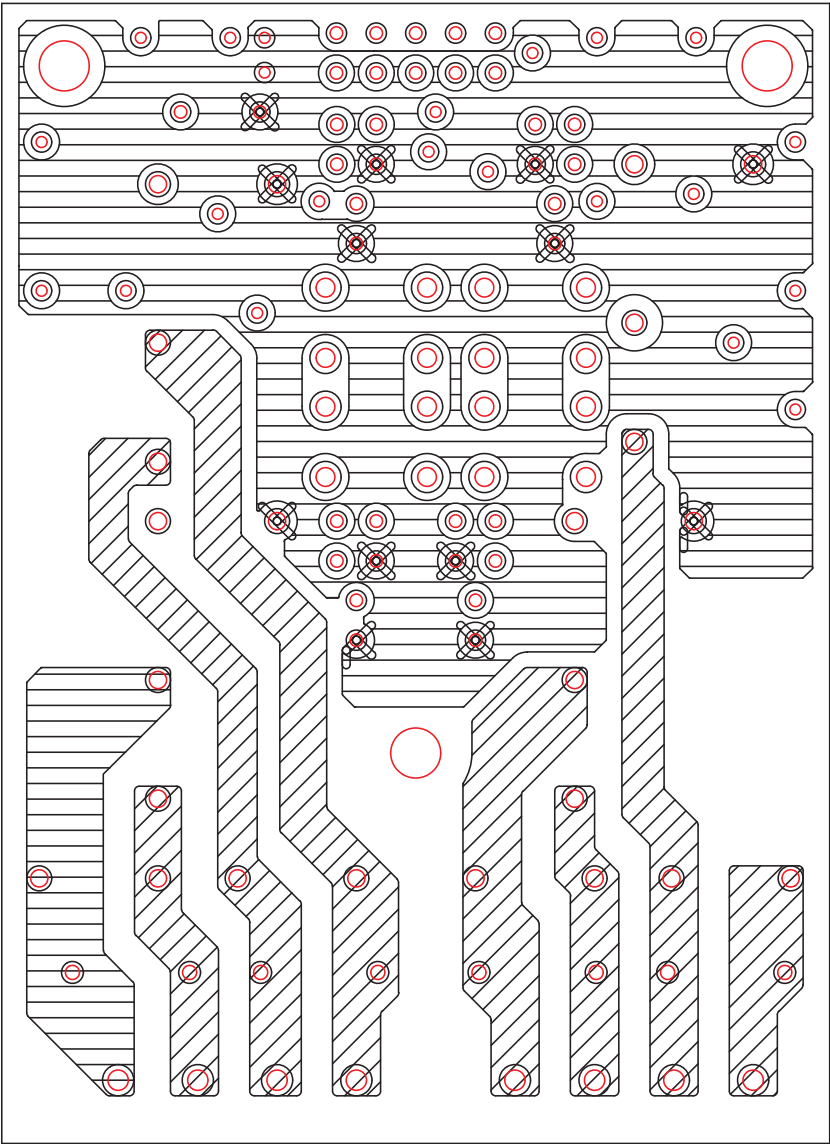
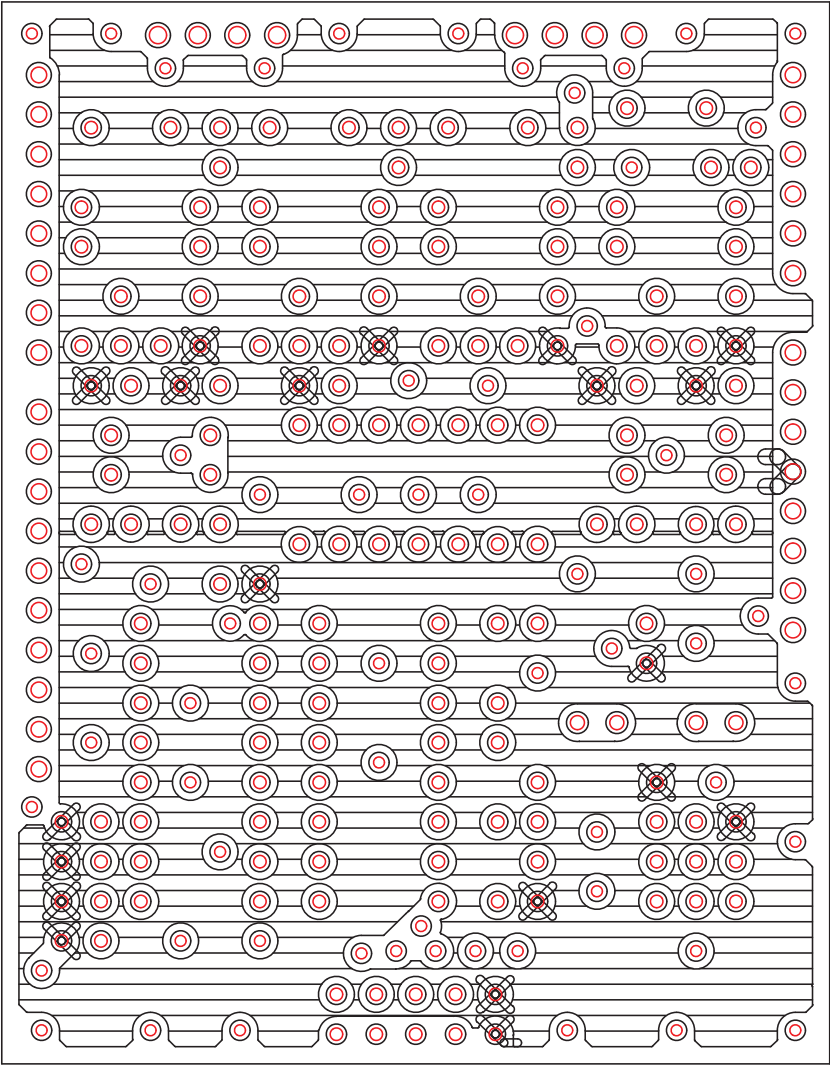


図 番	ArduinoDIO v2_K1		
U NO.	460141		
年月日	2016年11月10日		
本図は部品面透視図			
部 品	パターン	シルク	
半 田	VCC	寸法・穴	
内 層	GND	リフロー	
面	レジスト	禁止領域	
(L 3)			

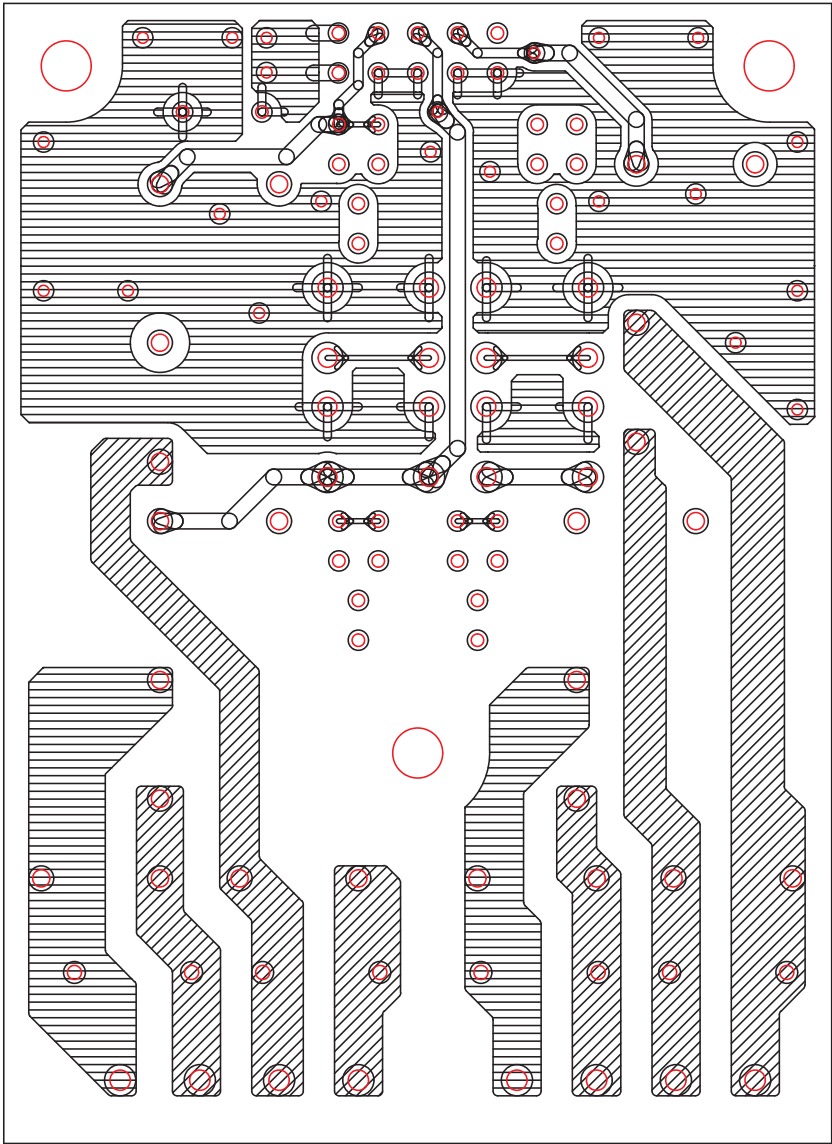
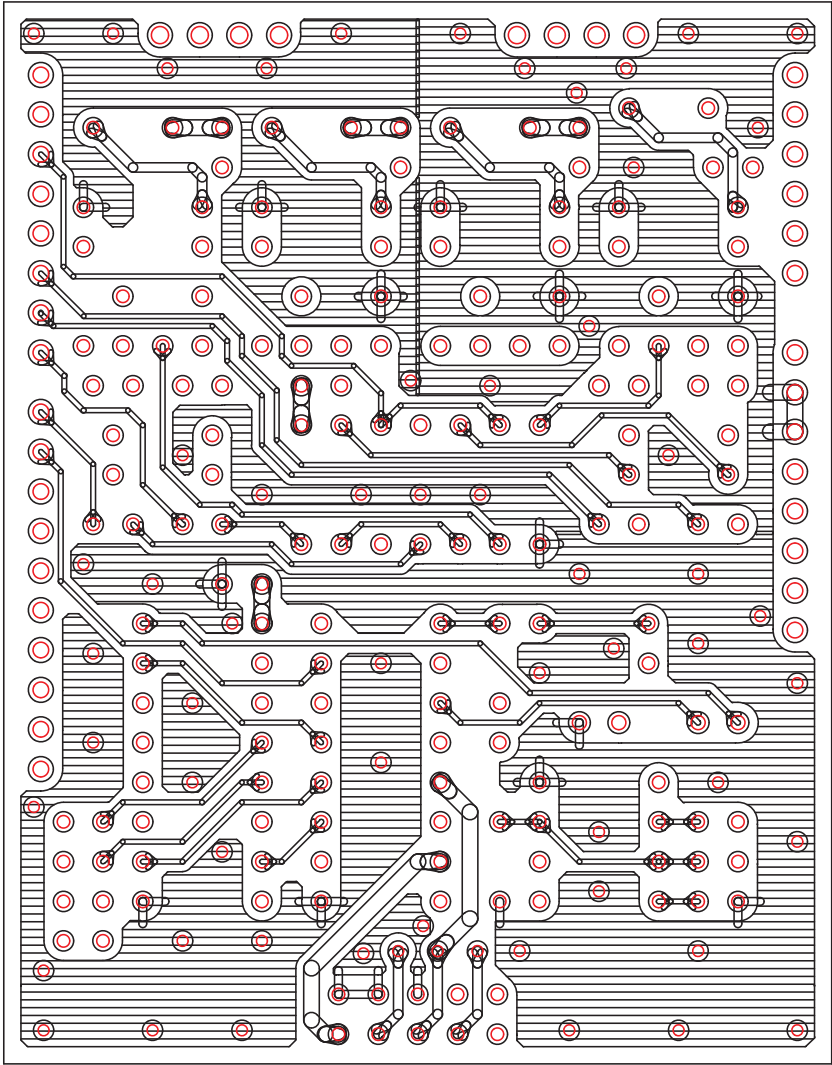


図 番	ArduinoDIO v2_K1		
U NO.	460141		
年月日	2016年11月10日		
本図は部品面透視図			
部 品	(パターン)	シルク	
(半田)	VCC	寸法・穴	
内 層	GND	リフロー	
面	レジスト	禁止領域	
(L 4)			

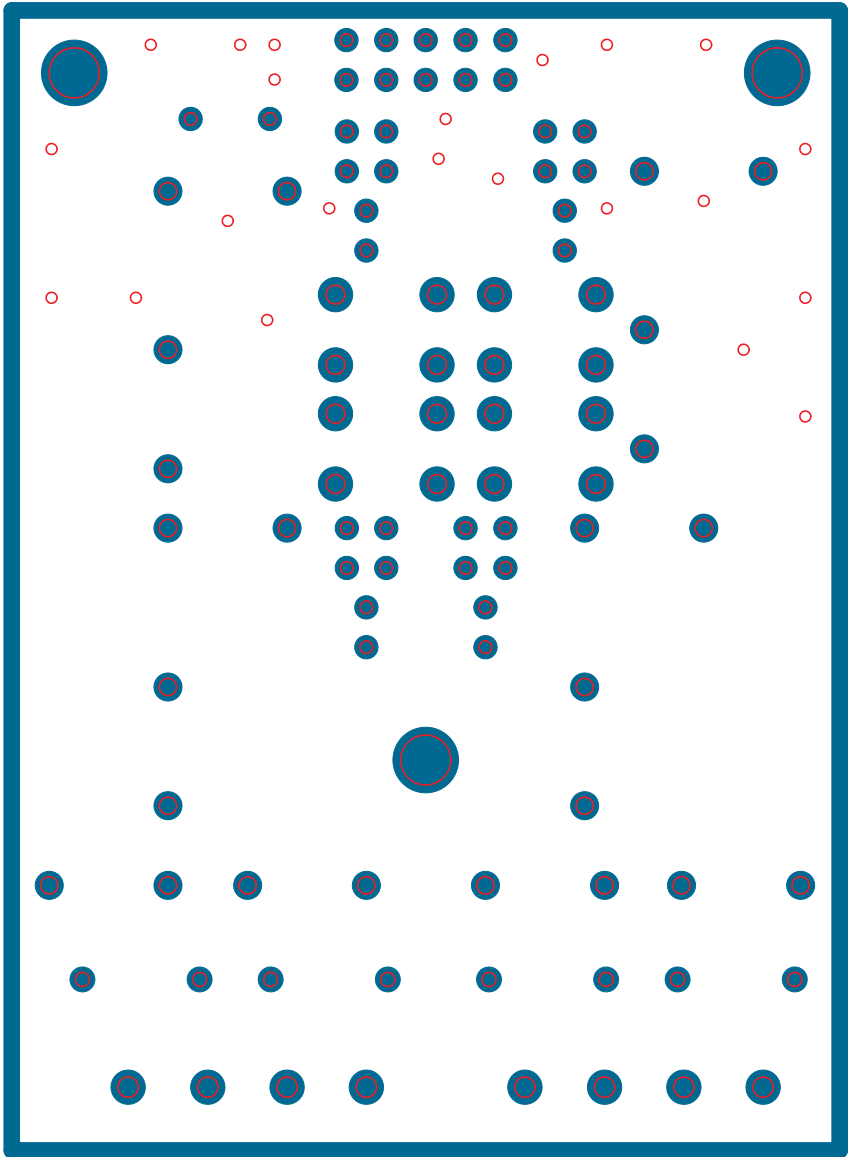
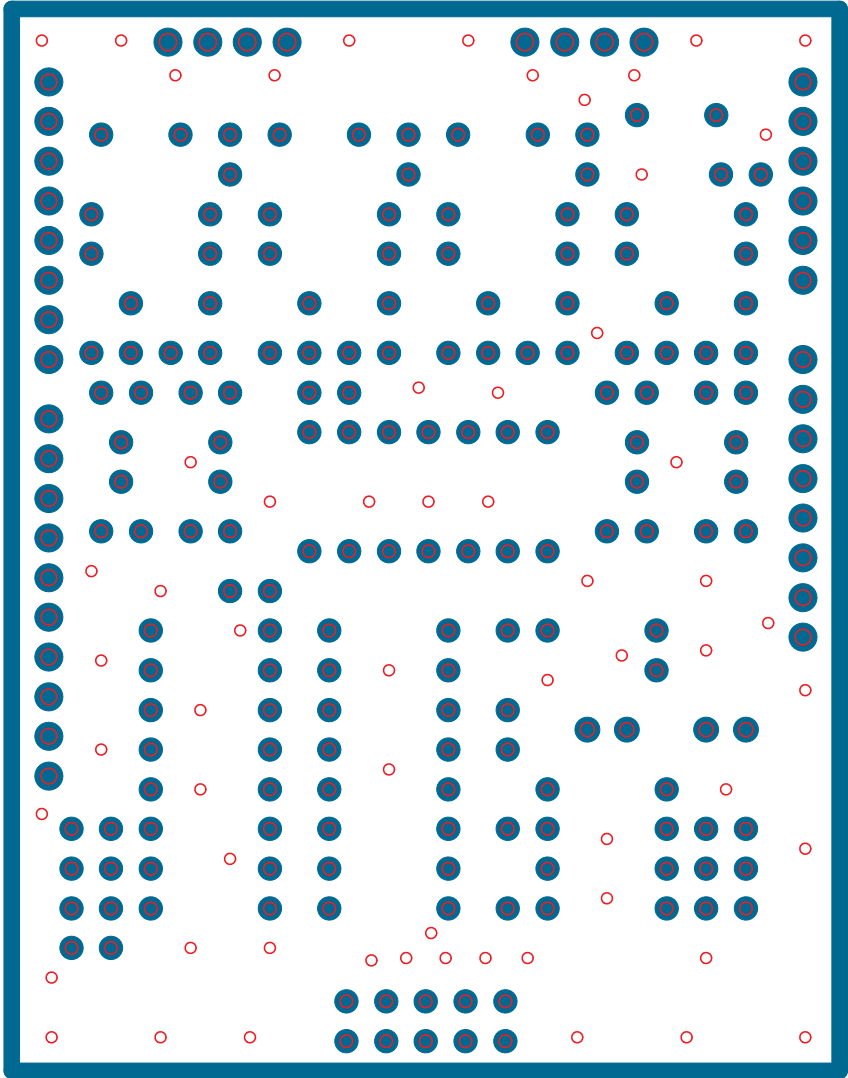


図 番	ArduinoDIO v2_K1
U NO.	460141
年月日	2016年11月10日
本図は部品面透視図	
部 品	パターン シルク
半 田	VCC 寸法・穴
内 層	GND リフロー
面	レジスト 禁止領域
(L 4)	